

# EDA-Forschung in Deutschland

## Zwischenbilanz nach zwei Jahren EkompaSS

**Wichtige deutsche Industriezweige wie die Automobil- und die Telekommunikationsindustrie sind zunehmend von der Schlüsseltechnologie Mikroelektronik und damit auch von dem dazu nötigen Schaltungsentwurf abhängig. Zur Stärkung der deutschen Kompetenzen in diesem Bereich wurde vom BMBF ein Förderkomplex namens „EkompaSS“ eingerichtet, der nach zwei Jahren eine positive Zwischenbilanz zieht: Die an applikationsspezifischen Entwurfsplattformen und -methoden arbeitenden Unternehmen und Forschungseinrichtungen haben ermutigende Resultate der geförderten Projekte vorgelegt.**

Von Dieter Treytnar, Ralf Popp und Dr. Jürgen Haase

Die Frage, ob Entwurfsautomatisierung (Electronic Design Automation; EDA) ein wichtiges Thema in Deutschland ist, werden sicherlich viele mit „Nein!“ beantworten. Doch sie alle irren gewaltig, denn EDA ist ein Schlüsselgebiet für die deutsche Wirtschaft, weil sie die Grundlage für eine der wesentlichen Basistechnologien unserer Volkswirtschaft darstellt. Wie ein rund 150 Millionen Euro großer Markt Einfluss auf eine Volkswirtschaft haben kann, zeigt *Bild 1:*

Von links nach rechts wird die Wirkungskette deutlich, nach der das deutsche Bruttoinlandprodukt zu etwa einem Viertel von der so genannten „5er Gruppe“ bestritten wird, welche von

den nachfolgenden Sparten abhängt. So kann die „5er Gruppe“ nicht ohne Elektronikgeräte auskommen; Elektronikgeräte wiederum sind nicht ohne Bauelemente und Bauelemente schließlich nicht ohne Mikroelektronik realisierbar. Weil aber Mikroelektronik ohne ihre Schlüsselkomponente EDA nicht denkbar ist, hat deren „Sein oder Nichtsein“ mittelbar entscheidende Auswirkungen auf die Produktvielfalt und deren Nützlichkeit sowie auf die deutsche Volkswirtschaft.

Diese Aspekte waren wesentliche Themen auf dem vom edacentrum e.V. veranstalteten zweiten EkompaSS-Workshop am 29. und 30. April 2003 in Hannover [1]. Dort wurden die zentralen Ergebnisse des vom BMBF ein-

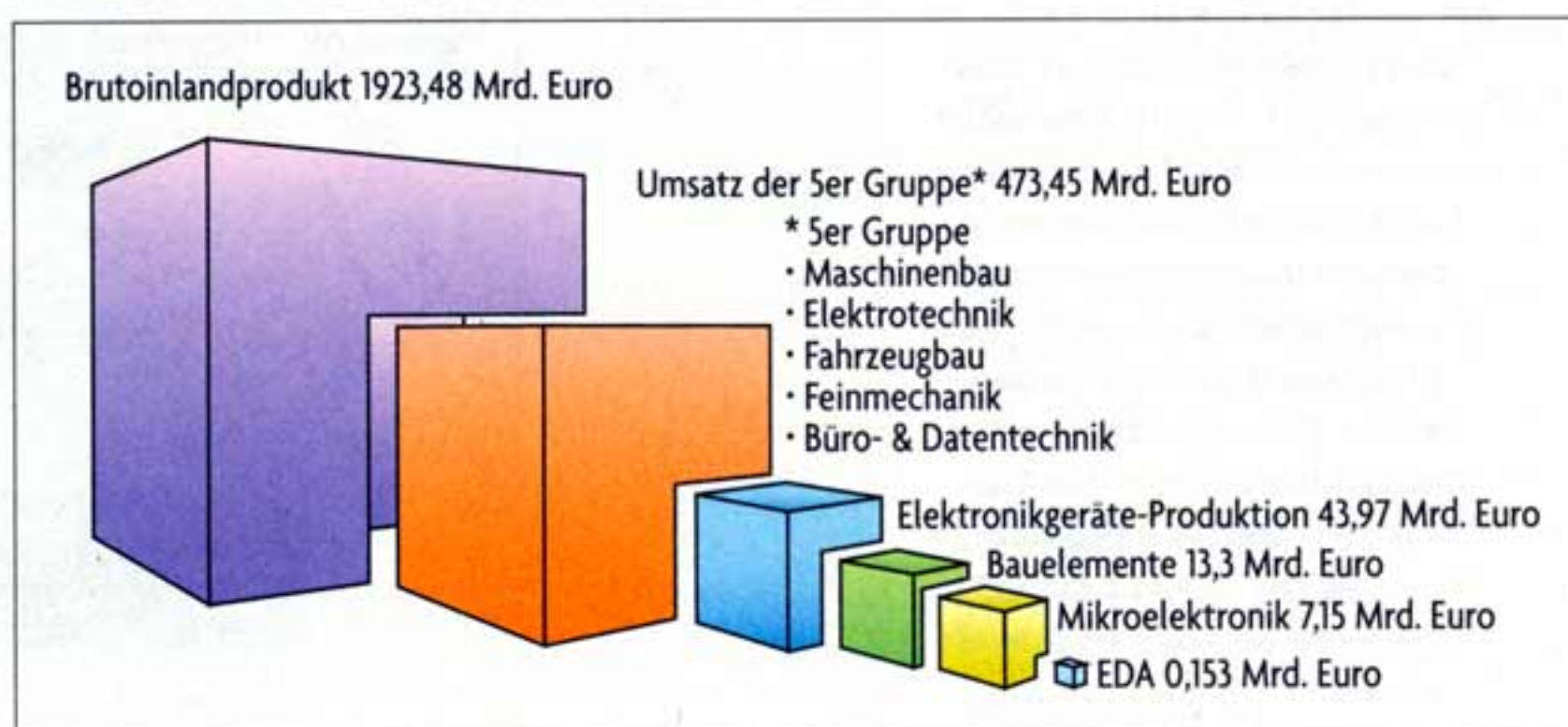
gerichteten EDA-Förderkomplexes EkompaSS (Entwurfsplattformen komplexer angewandter Systeme und Schaltungen) vorgestellt, wobei der Nutzen für die deutsche Wirtschaft im Mittelpunkt stand.

### Die Fahrzeugelektronik als treibende Kraft

In einem eingeladenen Übersichtsvortrag gab Dr. Willibert Schleuter, Leiter der Entwicklung Elektrik/Elektronik bei der Audi AG und weltweit anerkannter Experte auf diesem Gebiet, einen Ausblick auf die durch Mikroelektronik ermöglichten Innovationen im Automobil. Hierzu gehören zahlreiche der Sicherheit dienende Systeme (Fahrerassistenzsysteme, „intelligente“ Scheinwerfer, Sprachbedienung), Navigationssysteme, Bedienkonzepte und Multimedia-Anwendungen für die Information und Unterhaltung (Radio, CD, DVD, Telefon, Internet) sowie Systeme für zusätzlichen Komfort. Durch die dafür erforderlichen Mikroelektronik-Komponenten, die schon heute etwa 70 % des Wertes des gesamten Kraftfahrzeuges ausmachen, enthält das Automobil der Zukunft ein hochkomplexes Netzwerk. Ein Fahrzeug der Oberklasse enthält bereits heute mehr als 40 Bus-Teilnehmer. So entwickelt sich der Automobilhersteller vom klassischen Maschinenbauunternehmen über einen Elektronik-Anwender zum IT-Unternehmen.

Durch diese Situation wird die Systementwicklung neben den Bedienkonzepten zur zentralen Kernkompetenz der Automobilhersteller, worin die Bestandteile Systemspezifikation, Systemarchitektur, Systemvernetzung, Systemintegration und Systemtest enthalten sind. Wichtig sind auch zügig durch den Standardisierungsprozess getriebene, firmenübergreifend entwickelte Standards. So arbeiten z.B. Audi, BMW und Daimler-Chrysler gemeinsam an der Verabschiedung eines neuen Bus-Standards.

Heute gelten die genannten Anwendungen noch als Sonderausstattungen der Oberklasse, aber bereits morgen werden sie zur Serienausstattung der meistverkauften Modelle gehören. Damit hängt die zukünftige Weiterentwicklung der deutschen Automobilin-



**Bild 1. Wirkungskette der Basistechnologie Mikroelektronik und ihrer Schlüsselkomponente EDA.**





**Bild 2. Die Ebenen der Gesellschaft, auf die die Förderung wirkt (Zwiebelschalenmodell von DLR/BMBF).**

Industrie maßgeblich von einer führenden Position bei der Entwicklung von Mikroelektronik-Lösungen ab, für die entsprechende Kompetenzen zur Entwurfbarkeit von Chips und der dazugehörigen Entwurfsautomatisierung unabdingbare Voraussetzungen sind. Bereits heute leisten die Ingenieure in den EkompasS-Projekten einen wesentlichen Beitrag dafür, dass solche Visionen Wirklichkeit werden können.

**■ Förderung von EDA-Projekten**

Wie wichtig die Forschung im Bereich der EDA für den Industriestandort Deutschland ist, stellte Ministerialdirigent Dr. Wolf-Dieter Lukas vom BMBF in seiner Grußrede auf dem EkompasS-Workshop heraus. Anhand einer Rückschau auf 25 Jahre Mikroelektronik-Förderung in Deutschland verdeutlichte er die Katalysatorwirkung von EDA für die deutsche Mikroelektronikindustrie. Nach der Aufholjagd des technolo-

gischen Rückstandes in den 80ern gelte es heute, die deutschen „Stärken zu stärken“. Dabei kommt dem Anwendungs-Know-how sehr große Bedeutung zu – konkurrenzfähige Produkte erfordern applikationsspezifische, innovative Entwurfsmethoden. Die Unterstützung der deutschen Mikroelektronikindustrie kann nach Lukas nicht – wie oft angenommen – nur bei neuen Technologien ansetzen. Vielmehr muss die Entwurfbarkeit der immer komplexeren, immer schnelleren Systeme mit immer kleiner werdenden Strukturen sichergestellt werden, damit die Chips der Zukunft nicht nur hergestellt, sondern auch entworfen werden können.

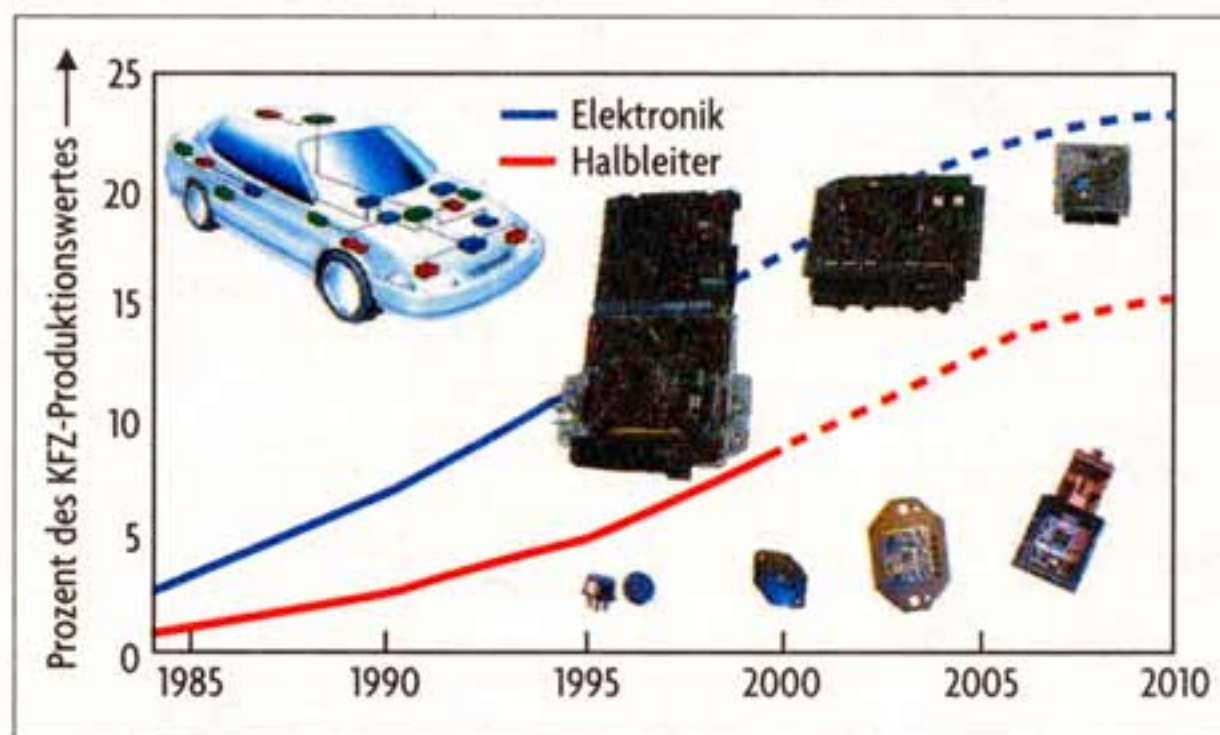
Die Förderung des BMBF innerhalb des EkompasS-Komplexes wirkt sich, wie in Bild 2 dargestellt, auf verschiedenen Ebenen unserer Gesellschaft aus. Dabei wird deutlich, dass die spezialisierte Forschung in einem Fachgebiet über betriebs- und volkswirtschaftliche Auswirkungen letztlich auch dem Bürger zu Gute kommt.

**■ Zwischenbilanz des EkompasS-Komplexes**

EkompasS zeichnet sich durch zwei zentrale Komponenten aus: durch ein sorgfältig konzipiertes Portfolio an Projekten zur Erschließung neuer Schlüsseltechnologien sowie durch ein lebendiges EDA-Netzwerk, in dem Großindustrie, KMUs und Forschungseinrichtungen eng zusammenarbeiten. Bild 3 zeigt, wie die Ziele auf allen Ebenen des Zwiebelschalenmodells erreicht werden

können. Durch Bündelung der Kräfte wird die notwendige kritische Masse erreicht, um neue Schlüsseltechnologien zu entwickeln und damit Innovationen entscheidend voranzubringen. Die intensive Zusammenarbeit aller Beteiligten ermöglicht eine breite Wirkung der Ergebnisse. Zusammen mit der Fokussierung auf die deutschen Kernkompetenzen führt dies auch zu einer nachhaltigen Wirkung mit entsprechend positiver Auswirkung auf den Arbeitsmarkt.

Der EkompasS-Komplex umfasst derzeit zehn Projekte, in denen 29 Projektpartner der deutschen Mikroelek-



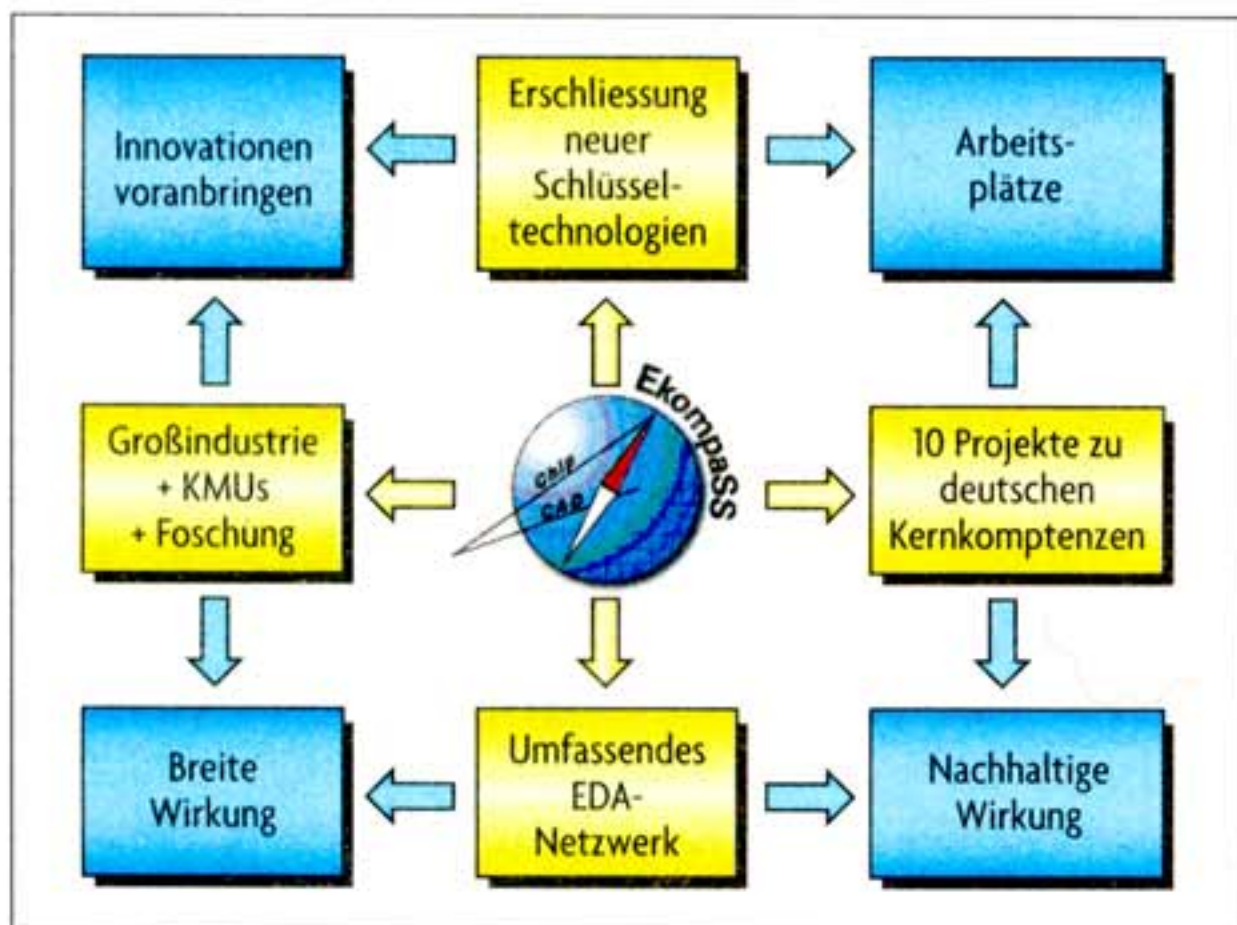
**Bild 4. Wachstumsmarkt Automobil-(Mikro-)Elektronik. Dessen Anteil am Produktionswert des Fahrzeugs wird kontinuierlich steigen.**

tronikindustrie sowie mehr als 20 Forschungseinrichtungen eng zusammenarbeiten. Auf internationaler Ebene arbeiten die Projektkonsortien im Rahmen von MEDEA+ mit einer Vielzahl europäischer Firmen zusammen, um eine Spitzenstellung auch im internationalen Maßstab zu erreichen.

Hinter diesen Projekten des EkompasS-Förderkomplexes stehen als Anwendungsgebiete stark wachsende Märkte wie Automotive (Bild 4), aber auch Telekommunikation oder sicherheitsrelevante Systeme wie Chipkarten.

**■ Übersichtliche Klassifizierung der EDA-Bereiche**

Die weitreichende Abdeckung der komplexen EDA-Forschungsgebiete wird anhand einer am edacentrum [2] erarbeiteten Matrix-Darstellung deutlich. Sie stellt zwei „Dimensionen“ des Entwurfsprozesses dar: Auf der Ordinate sind die verschiedenen Entwurfstätigkeiten bzw. -schritte aufgetragen, wäh-



**Bild 3. Bestandteile von EkompasS. Die Grafik zeigt, wie es möglich wird, die Ziele auf allen Ebenen des Zwiebelschalenmodells zu erreichen.**



rend die Abszisse die verwendeten Abstraktionsebenen beim Schaltungs- und Systementwurf darstellt. Mit dieser Matrix kann man die Forschungsarbeiten im Bereich EDA für mikroelektronische Produkte anschaulich klassifizieren. Bild 5 zeigt die Matrix mit den eingeordneten Kerngebieten der EkompaSS-Projekte, welche in [3] bereits detailliert vorgestellt wurden.

In den folgenden Abschnitten werden die Resultate zu den Kernkompetenzen zusammengefasst und deren

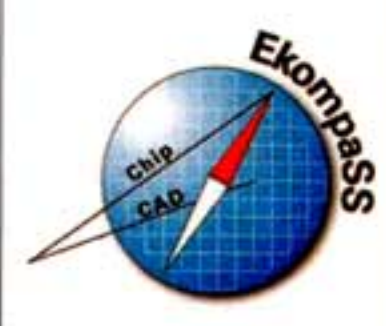
halten (z.B. durch Zünden von Airbags vor dem Aufprall oder Gurtstraffer). Im Bereich der Unfallvermeidung durch Fahrdynamikregelung konnte das Projekt VALSE (Hochautomatisierte, zertifizierende und skalierende Validierung von „System-on-Chip“-Entwürfen) eine neue Low-Cost-Plattform zur Betriebsfehler-Emulation durch spezielle FPGA-Lösungen entwickeln, die die Emulationseffizienz um mehr als 75 % steigert und die Fehleraktivierungszeiten um den Faktor 4 reduziert. Die eben-

falls in VALSE erarbeiteten Ergebnisse der formalen Verifikation und die damit verbundenen erheblichen Einsparungen an Verifikationsaufwand (die Laufzeit von einem Jahr bis zur Netzlistenabgabe wurde durch die formale Verifikation um 15 % reduziert) und Infrastruktur führen dazu, dass sich sicherheitskritische Anwen-

weichmanöver kann rund 60 % der Auffahrunfälle, 50 % der Kreuzungsunfälle und 30 % der Frontalzusammenstöße vermeiden. Intelligente Assistenten besitzen jedoch eine sehr hohe Komplexität auf geringstem Raum und sind äußerst schwierig zu entwickeln. Im Projekt SPEAK (Spezifikationsbasierte HW/SW-Entwurfsmethodiken für hochkomplexe Anwendungen der Automobil- und Kommunikationstechnik, Bestandteil des europäischen MEDEA+-Projekts SPEAC) wurden neue Entwurfsmethoden für Fahrerassistenzsysteme entwickelt, mit denen Spezifikation, Synthese und Integration zukunftsorientierter, intelligenter Systeme, die aus vielen kommunizierenden, hochkomplexen Komponenten bestehen, signifikant beschleunigt und verbilligt werden. Die Berücksichtigung der Architekturspezifikation bereits zu Beginn des Entwurfsablaufs führt zu einer Halbierung der Entwurfszeit und einer Steigerung der Produktivität um den Faktor 2 bis 3.

Durch den Einsatz der in LEONIDAS (Leitbahnorientiertes Design applikationsspezifischer Schaltungen) entwickelten Verfahren zur Entwicklung einer leitbahnzentrierten Layoutsynthese und des einzigartigen, übergreifenden Konzepts zum Constraintmanagement kann die Zuverlässigkeit und Sicherheit der damit entworfenen Schaltungen gegen Fehler und Ausfälle signifikant verbessert werden. So wird ein ESP-Modul (Elektronisches Stabilitätsprogramm) im Auto weniger Fehlfunktionen aufweisen und dadurch die Sicherheit beim Fahrverhalten deutlich verbessern (Bild 6).

Die in Leonidas erarbeiteten Lösungen lassen sich bei allen Problemen aus dem Bereich Mixed-Signal/Analogentwurf anwenden und werden schon jetzt in anderen EkompaSS-Projekten verwendet.



	System Level	Architecture Level	Dataflow Level	Electrical Level	Device and Technology Level
<b>Specification</b>		SPEAK			
			ANASTASIA		ASDESE
<b>Implementation</b>		IP2		HGDAT	
			IPQ		LEONIDAS
<b>Verification</b>		VALSE		MESDIE	
<b>Manufacturing and Test</b>			AZTEKE		

**Bild 5. Kernaufgaben der EkompaSS-Projekte, angeordnet nach Tätigkeiten und Abstraktionsebenen beim System- und Schaltungsentwurf.**

Perspektiven für die industrielle Nutzung aufgezeigt.

### ■ Sicherheit durch zuverlässige Fahrzeugelektronik

Die Forderungen sind klar: Neben einer Steigerung der Infotainment-Angebote im Kraftfahrzeug (Navigationssystem, DVD-Player, Sprachbedienung, Sound-Systeme, DAB, TV, Satelliten-Radio) erwartet der Käufer/die Käuferin, dass verstärkt sicherheitsgebende Systeme Einzug halten werden. Die Autoindustrie entwickelt in diesem Sinne „intelligente“ Scheinwerfer, die Kurven besser ausleuchten, den Gegenverkehr nicht blenden und an Kreuzungen weitwinklig strahlen.

Des Weiteren werden neue Verfahren erprobt, die die Auswirkungen von Unfällen reduzieren – z.B. Pre-Crash-Systeme, die bei nicht mehr vermeidbaren Unfällen Vorkehrungen treffen, um den Schaden möglichst gering zu

halten mit erheblich weniger Aufwand realisieren lassen. Dadurch wird die Ausfallwahrscheinlichkeit der realisierten Produkte deutlich reduziert und somit deren Sicherheit nicht nur im Automobilbereich deutlich erhöht. Durch die erfolgreiche Anwendung der Methodik auf Bosch-Automotive-Applikationen konnte die Firma ihre Entwicklungszeiten deutlich verkürzen, erreichte ca. 50 % weniger Maschinenkosten und reduzierte demzufolge ihre Investitionskosten in diesem Bereich um ca. 85 %. Projektpartner Melexis erwartet aufgrund der geringeren Zahl von Redesigns Einsparungen von jährlich 1,2 Mio. Euro.

Ein anderes Thema ist der Wunsch nach „intelligenten“ Assistenten – z.B. nach Fahrzeugsicherheitssystemen, Fahrerassistenzsystemen oder „intelligenten“ Kommunikations- und Navigationssystemen, die die Reaktionszeiten deutlich reduzieren. Ein um eine halbe Sekunde früher einsetzendes Aus-

### ■ Qualitätsgewinn durch IP-Wiederverwendung

Genauso wie im Automobilbau das Endprodukt aus geprüften Bauteilen und nach einem angepassten, optimierten technologischen Ablauf entsteht, bilden im SoC-Entwurf (System-on-Chips sind heutzutage in nahezu jedem elektronischen Produkt zu finden)



qualifizierte Komponenten und Flows die Grundlagen für eine erfolgreiche Produktion. Wieso aber neu entwickeln, wenn kostengünstig und schnell auf bestehende, wiederverwendbare Komponenten (IP: Intellectual Property) zurückgegriffen werden kann? Die im Projekt IPO (IP-Qualifikation für effizientes Systemdesign, beteiligt am europäischen MEDEA+-Projekt ToolIP) entwickelten Methoden und Tools ermöglichen es, entscheidende Verbesserungen für die Qualitätssicherung bei der Anwendung und Entwicklung von IP-Modulen zu erzielen. Der Projektpartner AMD erreichte in diesem Sinne eine Produktivitätssteigerung im Tape-out-Prozess durch

Welt, in der wir leben, ist analog – nicht digital! Obwohl die analogen Systemteile von SoCs derzeit lediglich etwa 20 % der Chipfläche ausmachen, bilden sie den Flaschenhals beim SoC-Entwurf. Dies ist darin begründet, dass etwa 80 % der Entwurfszeit für gerade diese kleinen Bereiche auf dem Chip aufgewendet werden muss. Verbunden mit der Erwartung, nach der im Jahre 2010 mehr als 70 % aller SoC-Designs analoge Teile besitzen werden, wird der Entwicklungsbedarf in diesem Bereich offensichtlich. Im Projekt ANASTASIA+ (Sprachbasierter Entwurf und Reuse für Anwendungen im Mixed-Signal-Bereich, einem Teil des gleichnamigen europäischen MEDEA+-Pro-

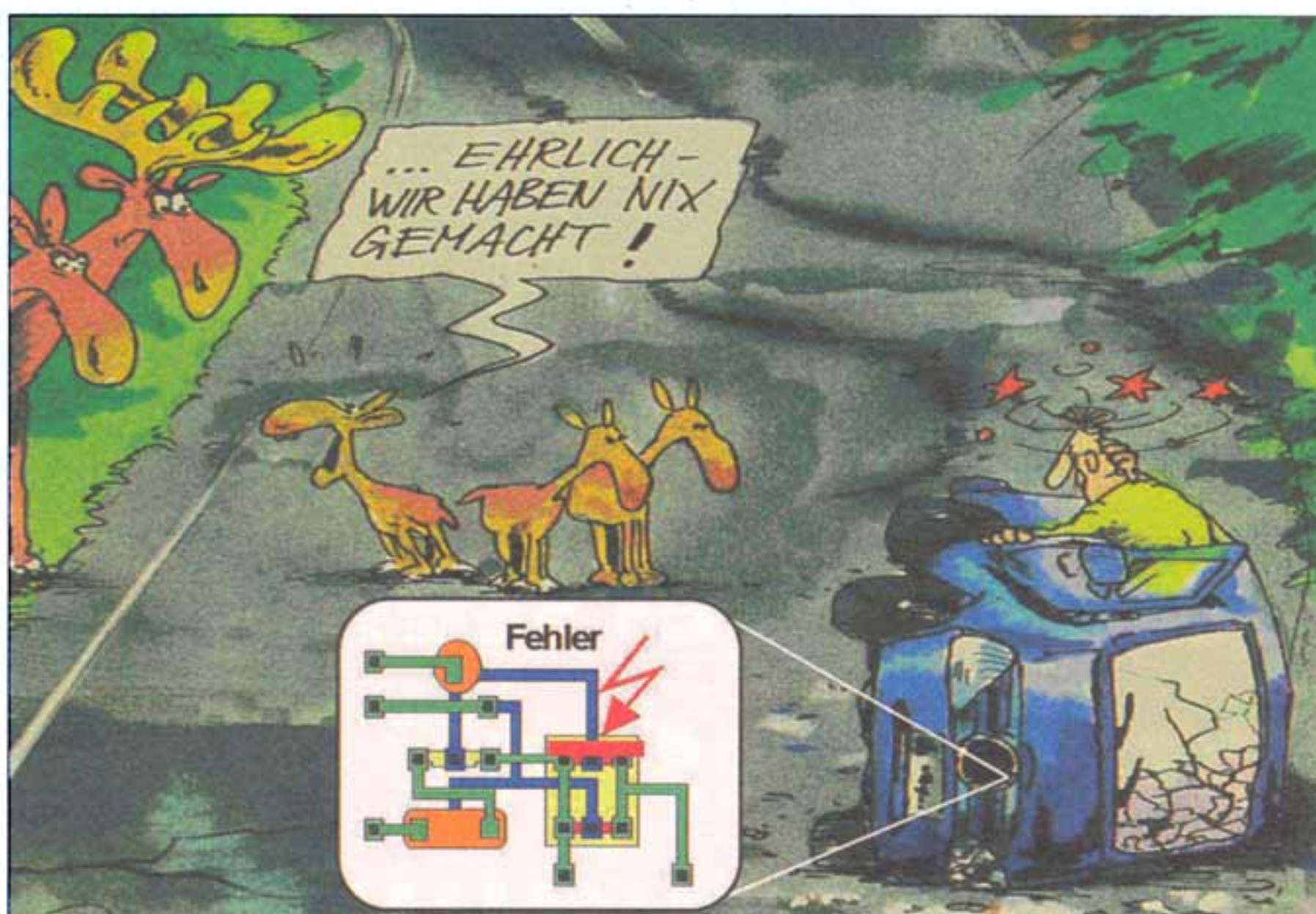
Zwei der im Projekt – bzw. in seinen Vorgängerprojekten – entstandenen Tools sind international ohne Konkurrenz. Hierzu gehören Analog Insydes, für Schaltungsentwickler das einzige systematische Tool zur symbolischen Fehleranalyse, und CAMBIO, das zusammen mit Layoutsynthesetools den Durchbruch zum Layout-Reuse ermöglicht. Als Spin-off aus ANASTASIA+ und seinen Vorgängerprojekten ging die Firma MunEDA mit neuen Arbeitsplätzen hervor. Sie ist jetzt schon weltweit führend auf dem Sektor der „Entwurfsoptimierung unter Berücksichtigung von Prozessschwankungen“. Durch das aus EDA-Förderprojekten entstandene und von MunEDA kommerzialisierte Programm zur Ausbeuteanalyse und Entwurfszentrierung WiCkeD konnte das Design for Manufacturability (DfM) verbessert und somit eine Ausbeutesteigerung von 73 % auf 92 % erzielt werden.

### ► Gesundheit geht vor

Handy und Flugzeug haben miteinander gemeinsam, dass sie beide bzw. gegenseitig durch elektromagnetische Verträglichkeit (EMV) und elektrostatische Entladung (ESD) beeinflusst werden. Während akustische Störungen beim Handy meist noch hingenommen werden, sieht man dies schon anders, sobald man seinen Platz im Flugzeug eingenommen hat und der Sitznachbar

aufgrund seines Handytelefonates eine Störung des elektronischen Bordnetzes verursacht. Aufgrund der weiter fortschreitenden Miniaturisierung und der hochkompakten Aufbau- und Verbindungstechnologien (AVT) kommt es zu einer Erhöhung der Betriebsfrequenzen bei Mikroprozessoren auf ca. 10 GHz. Dies hat eine erhebliche Steigerung unerwünschter HF/EMV-Effekte zur Folge, welche in den nächsten sechs Jahren die wesentlichen limitierenden Faktoren hinsichtlich der integrierten Anwendung von IC und Packaging (HDP/HDI) sein werden.

Ohne den Einsatz integrierter Werkzeuglösungen für die Modellierung und Simulation von unerwünschten Feldkopplungen auf allen Systemebenen



**Bild 6. Der Elchtest ohne oder mit fehlerhaftem ESP.**

Nutzung von IPO-Ergebnissen und setzt diese in Zukunft im Entwicklungsprozess in Dresden ein. Bei Infineon wurden im Bereich der Schaltkreis-Infrastruktur (On-Chip-Bus) Konzepte entwickelt und auch patentiert, die eine Schlüsseltechnologie darstellen, um ICs mit hoher Performance zu entwerfen und möglichst schnell auf den Markt zu bringen. Die Firma sciworx erzielte durch Wiederverwendung von IPs 80 % weniger Aufwand für Auslieferung, Qualifizierung und Support – alles Produktivitätssteigerungen, die dem Endverbraucher in Qualität und Preis zugute kommen.

Nahezu alle Systeme des Kraftfahrzeug- und Telekommunikationsbereiches besitzen analoge Anteile, denn die

Projekts) wurde ein Verfahren zur Wiederverwendung (Reuse) von analogen IP-Modulen entwickelt sowie Realisierungen eines teilautomatisierten, Top-down-Analog/Mixed-Signal-Entwurf geschaffen und in Designflows der beteiligten Systemhäuser integriert. Durch die daraus resultierende, massiv verkürzte Entwurfszeit wird eine Time-to-Market realisierbar, die die Absatzchancen der entworfenen Produkte deutlich verbessert. Verbunden mit den in ANASTASIA+ neu entwickelten Methoden beim Design for Manufacturability (DfM) ergibt sich zusätzlich eine erhöhte Designsicherheit, verbunden mit weniger Redesigns, höherer Ausbeute und einer erhöhten System-sicherheit.



## ■ Auszeichnung für sein Lebenswerk

Im Rahmen des 2. EkompasS-Workshops überreichte der Vorstandsvorsitzende des edacentrum e.V., Prof. Dr.-Ing. Erich Barke, Herrn Prof. Dr.-Ing. Kurt Antreich die EDA-Medaille 2003. Herr Prof. Antreich erhielt diese Auszeichnung für sein Lebenswerk in Forschung und Lehre auf dem Gebiet Electronic Design Automation (EDA). Gewürdigt werden seine herausragenden Leistungen, mit denen er zur Entwicklung von EDA in Deutschland während seiner langjährigen Tätigkeit für die Firma AEG-Telefun-



Der Vorstand des edacentrum e.V. überreicht die EDA-Medaille 2003 (v.l.n.r.: Dr.-Ing. Jürgen Haase, Prof. Dr.-Ing. Wolfgang Rosenstiel, Prof. Dr.-Ing. Kurt Antreich, Prof. Dr.-Ing. Erich Barke).

ken und an der Technischen Universität München beitrug. Zahlreiche wegweisende Beiträge auf vielen Teilgebieten sind mit sei-

nem Namen verknüpft. Vor allem in den Bereichen Schaltungsoptimierung, Platzierung, Testmustererzeugung und Logiksynthese hat er Meilensteine gesetzt und unzählige Impulse gegeben. In seinen Arbeiten ist es ihm beispielhaft gelungen, einen hohen theoretischen Anspruch mit großer Praxisnähe zu vereinen. Er hat es darüber hinaus verstanden, die komplexe Thematik auch in der Lehre zu etablieren und zahlreiche

Studierende zu einer Tätigkeit im Bereich EDA anzuregen. Mehr als 50 Doktoranden legen davon Zeugnis ab.

wird daher in Zukunft eine kosten- und termingerechte Entwicklung zuverlässiger mikroelektronischer Produkte (IC, Komponente, Modul, System) nicht mehr möglich sein. Um hier Abhilfe schaffen zu können, müssen die bisher getrennt betrachteten Gebiete „EMV-gerechter Systementwurf“ und „Entwurf komplexer HF-Systeme“ zu einer durchgängigen Entwurfsmethodik zusammenwachsen. Primäres Ziel des europäischen MEDEA+-Projekts MESDIE (Microelectronic EMC System Design for High Density Interconnect and High Frequency Environment) ist es, einen effizienten Entwurf hochintegrierter mikroelektronischer Systeme und AVT-Elemente unter HF- und EMV-Aspekten zu ermöglichen.

Zur Vermeidung elektrostatischer Aufladung von außen können ESD-Schutzstrukturen eingesetzt werden. Zur Charakterisierung und Simulation von diesen Strukturen wurden im Projekt ASDESE (Applikationspezifisches Design für ESD und Substrateffekte, Teil des gleichnamigen europäischen MEDEA+-Projekts) Werkzeuge zur Substratsimulation entwickelt, welche die Entwicklungszeit deutlich verkürzen (weniger Redesigns) und eine höhere Funktionssicherheit z.B. für sicherheitskritische Anwendungen im Flugzeug oder Auto gewährleisten. So wird durch das Verfahren die „Time-to-mar-

ket“ um 6 bis 12 Wochen reduziert, was für den wirtschaftlichen Erfolg eines IC-Produktes von essentieller Bedeutung ist. Für den Bürger bedeutet die Reduzierung von ESD- und EMV-Problemen nicht nur eine Verbesserung der Sicherheit (dazu zählt auch die Sicherheit im elektronischen Zahlungsverkehr), sondern auch die Reduzierung der Kosten elektronischer Geräte durch eine höhere Zuverlässigkeit und längere Lebensdauer aufgrund verbesserter Möglichkeiten des Schaltungsdesigns. Im Wesentlichen jedoch kann die Erhaltung der Gesundheit und der persönlichen Unversehrtheit eines Jeden selbst durch ESD-Vermeidung und EMV-geprüfte Produkte deutlich verbessert werden.

### ■ Mobilität und das Komplexitätsproblem

Das beginnende Jahrhundert wird die Ära der Mobilität fortführen, die eine hohe wirtschaftliche Bedeutung in der Informationsgesellschaft besitzt. Die neuen Mobilfunkgenerationen (3G, 4G), bei denen Flexibilität und Rekonfigurierbarkeit von entscheidender Bedeutung sein werden, erfordern neue und effiziente Techniken für Spezifikation, Entwurf und Verifikation. Hinzu kommt ein über 50-prozentiger Komplexitätszuwachs, dem ein 20-prozenti-

ger Produktivitätszuwachs pro Jahr gegenübersteht. Der im Projekt IP2 (Intellectual-Property-Prinzipien für konfigurierbare Basisband-SoCs in Internet-Protokoll-basierten Mobilfunknetzen) entwickelte automatisierte Entwurf kostengünstiger Hardware (flexibler SoCs) ermöglicht so den wirtschaftlichen Ausbau zukünftiger Mobilfunkgenerationen (UMTS, Hiperlan) und wird dadurch die Nutzungsmöglichkeiten von mobilen Endgeräten vervielfachen. Die hohen Datenraten dieser funkbasierten Übertragungssysteme erfordern ebenfalls neue HF-Entwurfsverfahren. Als besonders kritisch erweist sich der Bereich zum Entwurf eines eingebetteten HF-Front-Ends innerhalb des Gesamtsystems. Bei der Firma Melexis, Partner im Projekt HG-DAT (Applikationsoptimierte Entwurfstechnologie für größtintegrierte Hochgeschwindigkeits-Datenübertragungssysteme), bilden die erzielten Projektergebnisse die Grundlage zukünftiger Produktentwicklungen. So führen die entwickelten Verfahren – u.a. ein geschlossener Wireless-Designflow für Transceiver-Systeme, eine neue HF-IP-Entwurfsmethodik für prozessportierbare HF-Schaltungen sowie neue Modellierungskonzepte für HF-Schaltungen – dazu, dass EDA-Werkzeuge äußerst flexibel auf die Bedürfnisse der Systemhäuser zugeschnitten werden können.



Von den entwickelten Werkzeugen profitieren auch andere technische und medizinische Fachgebiete, da die verkürzte Entwicklungszeit bei gleichzeitig besseren Eigenschaften und höherer Designsicherheit den technischen Fortschritt unterstützt. Bequemlichkeiten wie bezahlbare mobile multimediafähige Endgeräte für die Mobilkommunikation (z.B. Internetzugang von unterwegs, Bild/Filmübertragung, Fernabfrage von Zählern, Keyless Entry), sowie neue Behandlungsmethoden für die hochfrequente und mobile Medizintechnik werden so ermöglicht. Bei all diesen Entwicklungen muss jedoch immer berücksichtigt werden, dass für den Erfolg eines Produktes am Markt die Akzeptanz durch den Bürger entscheidend ist. Erfüllt ein Produkt nur an einer winzigen Stelle nicht die vom Kunden erwartete Eigenschaft, so kann dies verheerende Folgen für die Absatzzahlen bedeuten. Aus diesem Grund ist es erforderlich, Testverfahren zu entwickeln, die schon in der

Entwurfsphase von applikationsspezifischen ICs eine höhere Sicherheit und Effizienz gewährleisten. Auf der von Infineon, Partner im Projekt AZTEKE (Applikationsspezifische Testmethodik für hochkomplexe Systeme der Kommunikations- und Kraftfahrzeugtechnik), verwendeten neuen Wafergröße von 300-mm-Durchmesser können zweieinhalb Mal so viele Chips wie auf einem 200-mm-Wafer aufgebracht werden, was eine Kosteneinsparung von 30 Prozent bringt. Die Herausforderung auf dem Gebiet des Testens dieser Chips besteht darin, den gesamten Prüfungsaufwand für 300-mm-Wafer bei gleicher Anzahl von Scheiben mit nicht mehr Aufwand an Testequipment und Zeit wie bei 200-mm-Scheiben abzuwickeln. Die Durchgängigkeit des Entwurfsflusses verbessert sich durch die im Projekt erreichten Verfahren erheblich und führt zu einer Steigerung der Produktivität in der IC-Entwicklung. Die Firma Atmel erwartet, abhängig vom Schaltungstyp, eine Zeitersparnis

im Testentwicklungsprozess von bis zu 30 %.

### ► Bedeutung für die Volkswirtschaft

Die technischen Ergebnisse der Projekte haben die deutsche Industrie an entscheidenden Stellen weit nach vorne gebracht, mehr als 200 internationale Veröffentlichungen und 16 Patente dokumentieren die führenden Positionen. Viele Ergebnisse sind zur Standardisierung eingereicht bzw. sind Kernpunkte bei Aktivitäten der Standardisierung. Das edacentrum unterstützt durch ein Standardisierungsnetzwerk [4] intensiv die Bemühungen in den Organisationen SystemC, VSIA und OpenAccess.

Die Förderung der Spitzenforschung in Deutschland im Bereich EDA durch das EkompasS-Programm wird auch in Zukunft einen entscheidenden Beitrag zur Erhaltung des Produktionsstandortes Deutschland darstellen, da durch die Bereitstellung von „Risikokapital“ Innovation gefördert wird und so eine Differenzierung gegenüber dem Wettbewerb erreicht werden kann. Das Ergebnis ist in Form von Gewinn (= Steuern) und Produktion (= Arbeitsplätzen) messbar. Die internationale Stellung von Forschung und Industrie und deren Wettbewerbsfähigkeit wird durch die EkompasS-Projekte gesteigert, so dass diese auf dem Weltmarkt gegen die Konkurrenz besser bestehen. Die Verbesserungen der Entwurfsverfahren führen aufgrund der erzielten Kostenreduzierung zu Vorteilen bei der Auftragsvergabe und somit zu einer Sicherung und dem Ausbau von Marktanteilen.

Aufgrund der Erfolge der EkompasS-Projekte konnten nicht nur bestehende Arbeitsplätze gesichert werden, sondern es werden nach Abschluss einiger Projekte 10 bis 20 % mehr Personen in diesem Arbeitsgebiet tätig sein als vor Beginn der Vorhaben. *go*

### Literatur

- [1] EkompasS Workshop; [www.edacentrum.de/ekompas](http://www.edacentrum.de/ekompas)
- [2] edacentrum e.V.; [www.edacentrum.de](http://www.edacentrum.de)
- [3] Treytnar, D.; Haase, J.: Neuer Schwung für EDA in Deutschland. *Elektronik* 2002, Heft 19, S.106 – 114
- [4] Standardisierungsnetzwerk; [www.edacentrum.de/standardisierung](http://www.edacentrum.de/standardisierung)



**Dipl.-Ing. Ralf Popp**

studierte an der Universität Hannover Elektrotechnik Fachrichtung Mess- und Regelungstechnik. Von 1997 bis 2002 war er wissenschaftlicher Mitarbeiter am Institut für Mikroelektronische Systeme bei Professor Dr.-Ing. Erich Barke. Dort befasste er sich unter anderem mit Entwurfsverfahren für analoge und gemischt analog/digitale Schaltungen. Seine Dissertation zum Thema „Automatisierte symbolische Analyse nichtlinearer analoger Schaltungen“ ist derzeit in Arbeit. Seit April 2002 ist er im edacentrum verantwortlich für die Öffentlichkeitsarbeit.

► E-Mail: [popp@edacentrum.de](mailto:popp@edacentrum.de)



**Dipl.-Ing. Dieter Treytnar**

studierte an der Universität Hannover Elektrotechnik Fachrichtung Mikroelektronik. Von 1996 bis 2002 war er wissenschaftlicher Mitarbeiter am Institut für Theoretische Elektrotechnik in Hannover. Schwerpunkt seiner Arbeit war die Untersuchung der Signalausbreitung auf Leitungen sowie der Entwicklung und dem Test von Systems-on-a-Chip tätig. Seine Promotion zum Thema „Einfluss parasitärer Effekte von Leitungssystemen im Nanometer-Bereich auf die Qualität von digitalen Testmustern“ liegt demnächst vor. Seit Februar 2002 ist er im edacentrum Mitarbeiter für Öffentlichkeitsarbeit.

► E-Mail:

[treytnar@edacentrum.de](mailto:treytnar@edacentrum.de)



**Dr.-Ing. Jürgen Haase**

hat in Stuttgart Elektrotechnik studiert und 1989 über ein Thema der digitalen Signalverarbeitung promoviert. Danach hat er bei der Philips Kommunikations Industrie AG in der Entwicklung für Anwendungen der digitalen Videokommunikation und in der ASIC-Entwicklung gearbeitet. Anschließend war er in mehreren Positionen für die frühere Sican GmbH und jetzige Infineon-Tochter sci-worx GmbH tätig, zuletzt war er als Abteilungsleiter verantwortlich für Digitales ASIC-Design und DesignObjects (IP-Module). Seit Januar 2002 ist er Office Director des edacentrum in Hannover.

► E-Mail: [haase@edacentrum.de](mailto:haase@edacentrum.de)